

JP 2002-532756

Q85676

Electronic display manufacturing method involves integrating separately formed modulating layer, pixel layer and circuit layer

Patent Assignee: E-INK CORP

Inventors: DRZAIC P; DUTHALER G M; KAZLAS P T; DRZAIC P S

BEST AVAILABLE COPY

Patent Family							
Patent Number	Kind	Date	Application Number	Kind	Date	Week	Type
WO 200036465	A1	20000622	WO 99US29922	A	19991215	200039	B
AU 200019400	A	20000703	AU 200019400	A	19991215	200046	
US 6312304	B1	20011106	US 98112330	P	19981215	200170	
			US 99289036	A	19990409		
			US 99338412	A	19990622		
			US 99461463	A	19991214		
EP 1149325	A1	20011031	EP 99963095	A	19991215	200172	
			WO 99US29922	A	19991215		
KR 2001087418	A	20010915	KR 2001707195	A	20010608	200219	
JP 2002532756	W	20021002	WO 99US29922	A	19991215	200279	
			JP 2000588648	A	19991215		
EP 1149325	B1	20030205	EP 99963095	A	19991215	200318	
			WO 99US29922	A	19991215		
DE 69905292	E	20030313	DE 99605292	A	19991215	200326	
			EP 99963095	A	19991215		
			WO 99US29922	A	19991215		

Priority Applications (Number Kind Date): US 99338412 A ( 19990622); US 98112330 P ( 19981215); US 99289036 A ( 19990409); US 99461463 A ( 19991214)

Patent Details					
Patent	Kind	Language	Page	Main IPC	Filing Notes
WO 200036465	A1	E	36	G02F-001/167	
Designated States (National): AE AL AM AT AU AZ BA BB BG BR BY CA CH CN CR CU CZ DE DK DM EE ES FI GB GD GE GH GM HR HU ID IL IN IS JP KE KG KP KR KZ LC LK LR LS LT LU LV MA MD MG MK MN MW MX NO NZ PL PT RO RU SD SE SG SI SK SL TJ TM TR TT TZ UA UG UZ VN YU ZA ZW					

Designated States (Regional): AT BE CH CY DE DK EA ES FI FR GB GH GM GR IE IT KE LS LU MC MW NL OA PT SD SE SL SZ TZ UG ZW				
---	--	--	--	--

AU 200019400	A				Based on patent WO 200036465
US 6312304	B1			G09G-003/34	Provisional application US 98112330
					CIP of application US 99289036
					CIP of application US 99338412
EP 1149325	A1	E			Based on patent WO 200036465

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT LI LT LU LV MC MK NL PT RO SE SI				
---	--	--	--	--

KR 2001087418	A			G02F-001/167	
JP 2002532756	W		34	G02F-001/167	Based on patent WO 200036465
EP 1149325	B1	E		G02F-001/167	Based on patent WO 200036465

Designated States (Regional): AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU MC NL PT SE				
---	--	--	--	--

DE 69905292	E			G02F-001/167	Based on patent EP 1149325
					Based on patent WO 200036465

**Abstract:**

WO 200036465 A1

NOVELTY A modulating layer having electro-optical material to change visual state upon application of electric field is formed. The pixel layer (22) having several pixel electrodes and contact pads (26) and the circuit layer (40) having data line driver, power supply and memory, are formed. The separately formed modulating layer, pixel layer and the circuit layer are integrated to form electronic display.

USE For manufacturing electronic display.

ADVANTAGE Since electronic components and optical components are formed separately and then integrated, properties of both electronic components and optical components can be optimized.

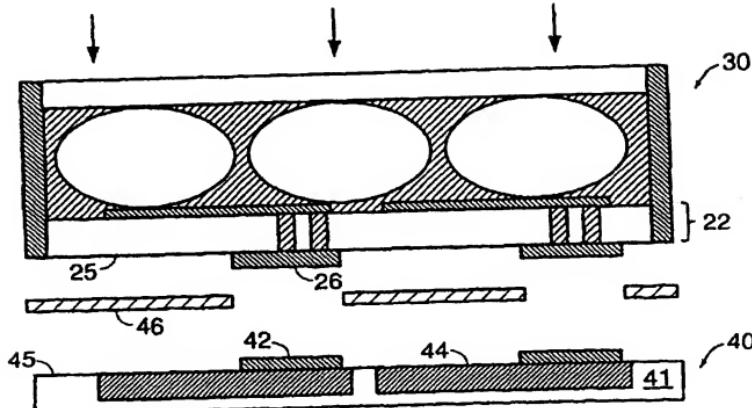
DESCRIPTION OF DRAWING(S) The figure shows the integration process of circuit layer and sub assembly of modulating layer and pixel layer.

Pixel layer (22)

Contact pads (26)

Circuit layer (40)

pp; 36 DwgNo 4A/11



Derwent World Patents Index

© 2004 Derwent Information Ltd. All rights reserved.

Dialog® File Number 351 Accession Number 13280138

(51)Int.Cl.  
G 0 2 F 1/167

識別記号

F 1  
G 0 2 F 1/167

マーク (参考)

(21)出願番号 特願2000-588648 (P2000-588648)  
 (22)出願日 平成11年12月15日 (1999.12.15)  
 (85)翻訳文提出日 平成13年6月8日 (2001.6.8)  
 (86)国際出願番号 PCT/US99/29922  
 (87)国際公開番号 WO00/36465  
 (87)国際公開日 平成12年6月22日 (2000.6.22)  
 (31)優先権主張番号 60/112,330  
 (32)優先日 平成10年12月15日 (1998.12.15)  
 (33)優先権主張国 米国 (U.S.)  
 (31)優先権主張番号 09/289,036  
 (32)優先日 平成11年4月9日 (1999.4.9)  
 (33)優先権主張国 米国 (U.S.)

審査請求 未請求 予備審査請求 有 (全34頁)

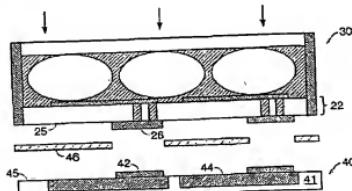
(71)出願人 イーベイント コーポレイション  
 アメリカ合衆国 マサチューセッツ  
 02138, ケンブリッジ, コンコード  
 アベニュー 733  
 (72)発明者 ドゥラーラ, グレッグ エム.  
 アメリカ合衆国 マサチューセッツ  
 02446, ブルックリン, ビーコン ス  
 トリート 1243, アパートメント 6イ  
 ー  
 (74)代理人 弁理士 山本 秀策

最終頁に続く

(54)【発明の名称】 マイクロカバセル化された電子ディスプレイのアセンブリ

(57)【要約】

電気光学デバイスは、電子構成要素および光学構成要素を別々に製造し、統いてその電子および光学構成要素を集成することにより製造される。この2つの構成要素の別個の製造は、各構成要素がそれぞれの特性を最適化するような処理を用いて製造されるようとする。電気光学デバイスの製造方法は、第1の基板、第1の基板に隣接する電気光学材料を包含する変調層を提供する工程で、変調層が電界の印加の際に視覚状態を変化させ得る工程と、第2の基板、第2の基板の前面面上の複数のピクセル電極と第2の基板の背面面上の複数のコンタクトパッドを含むピクセル層を提供する工程で、各ピクセル電極は第2の基板を介して延びるパイアを介してコンタクトパッドに接続される工程と、第3の基板と少なくとも1つの回路エレメントを含む回路層を提供する工程と、変調層、ピクセル層、回路層を貼り合わせて電気光学デバイスを形成する工程とを包含する。



## 【特許請求の範囲】

【請求項1】 電気光学デバイス(50)を製造する方法であり、

a) 第1の基板(12)および該第1の基板(12)に隣接して提供された電気光学材料(14)を含む変調層(10)を提供する工程であつて、該変調層(10)が電界の印加の際に視覚状態を変化させることができる、工程と、

b) 第2の基板(23;202)、該第2の基板(23;202)の前面(21;204)上に提供された複数のピクセル電極(24;208)および該第2の基板(23)の背面(25;206)上に提供された複数のコンタクトパッド(26;212)を含むピクセル層(22;200)を提供する工程であつて、各ピクセル電極(24;208)は該第2の基板(23;202)を介して延びるバイア(28;210)を介してコンタクトパッド(26;212)に接続される、工程と、

c) 第3の基板(41;212)および少なくとも1つの回路エレメント(44;210)を含む回路層(40)を提供する工程と、  
d) 該変調層(10)、該ピクセル層(22;200)および該回路層(40)を貼り合わせて該電気光学デバイス(50)を形成する工程と、

を特徴とする方法。

【請求項2】 前記電気光学材料(14)が複数のカプセル(18;134;141)を含み、各カプセル(18;134;141)は流体(138)内で分散される複数の粒子(136;142;144)を包含することを特徴とする請求項1に記載の方法。

【請求項3】 前記複数の粒子(136;142;144)が電気泳動粒子を包含することを特徴とする請求項2に記載の方法。

【請求項4】 前記電気光学材料(14)が、

(a) 液晶(152)、または

(b) 各カプセルが流体(166)内で分散される重クロム球体(160)を包含する複数のカプセル

のどちらかを包含することを特徴とする請求項1に記載の方法。

【請求項5】 前記変調層(10)が可撓性かつ/または有機性の第1の基

板(12)を包含することを特徴とする、前記請求項のいずれか1つに記載の方法。

【請求項6】 前記ピクセル層(200)が、第2の絶縁性基板(202)を包含することを特徴とする、前記請求項のいずれか1つに記載の方法。

【請求項7】 前記ピクセル層(200)が、前記第2の基板(202)の前記前面(204)上に導電性材料を印刷または蒸着することにより形成されて、前記ピクセル電極(208)を形成することを特徴とする、前記請求項のいずれか1つに記載の方法。

【請求項8】 前記ピクセル層(200)が、前記第2の基板(202)を介して複数のバイアホールを提供すること、および該バイアホールを導電性材料で埋めることにより形成されて、前記バイア(210)を形成することを特徴とする、前記請求項のいずれか1つに記載の方法。

【請求項9】 前記変調層(10)が前記第1の基板(12)上に提供された透過性の共通電極(16)を包含することを特徴とする、前記請求項のいずれか1つに記載の方法。

【請求項10】 前記工程d)が、前記ピクセル層(22)および前記変調層(10)を貼り合わせてサブアセンブリ(30)を形成する工程ならびに前記回路層(40)および該サブアセンブリ(30)を貼り合わせて前記電気光学デバイス(50)を形成する工程を包含することを特徴とする、前記請求項のいずれか1つに記載の方法。

【請求項11】 前記サブアセンブリ(30)が、

(a) 前記ピクセル層(22)および前記変調層(10)をカプセル化する工程、

(b) 該ピクセル層(22)の端および該変調層(10)の端を共にシールする工程、

(c) 該ピクセル層(22)の前面を、該変調層(10)の前記電気光学材料(14)に隣接して提供することにより、該ピクセル層(22)および該変調層(10)を貼り合わせる工程、

(d) 接着層を該ピクセル層(22)と該変調層(10)との間に挿入する工

程、

のうちの任意の1つ以上の工程により形成される、請求項10に記載の方法。

【請求項12】 前記サブアセンブリ(30)および回路層(40)の貼り

合わせが、

(a) 回路基板層(41)および該サブアセンブリ(30)を結束する工程、

(b) 該回路層(40)を前記ピクセル層(22)の背面(25)に結束させ

る工程、

(c) 異方性導電性材料を包含する接着層(47)を、該回路層(40)と該サブアセンブリ(30)との間に挿入する工程、

のうちの任意の1つ以上の工程により影響されることを特徴とする、請求項10または11に記載の方法。

【請求項13】 請求項12の工程(b)において、前記回路層のサブアセンブリ(30)への結合が、熱圧縮、サーモソニックボンディングまたは機械的ボンディングにより、もしくは該回路層(40)と該サブアセンブリ(30)との間に接着剤(46)を挿入することにより影響されることを特徴とする、請求項12に記載の方法。

【請求項14】 前記コンタクトパッド(26)の周囲の前記ピクセル層(22)の背面(25)に隣接して接着層を、前記サブアセンブリ(30)を前記回路層(40)に貼り合わせる前に印刷する工程を特徴とする、請求項10～13のいずれか1つに記載の方法。

【請求項15】 前記工程a)が第1の変調層および第2の変調層を提供する工程を包含し、前記工程b)が第1のピクセル層および第2のピクセル層を提供する工程を包含し、前記工程d)が該第1のピクセル層および該第1の変調層を貼り合わせて第1のサブアセンブリを形成する工程ならびに該第2のピクセル層および該第2の変調層を貼り合わせて第2のサブアセンブリを形成する工程を包含し、これら2つのサブアセンブリの前記回路層への貼り合わせが、該2つのサブアセンブリ間に該回路層を設置することにより影響されることを特徴とするサブアセンブリ間に該回路層を設置することにより影響されることを特徴とする、請求項10～14のいずれか1つに記載の方法。

【請求項16】 前記回路層(40)が、データ線ドライバ、選択線ドライ

バ、電源、センサ、ロジックエレメント、メモリデバイス、通信デバイス、複数の非線形デバイスおよび複数の有機ベースの電界効果トランジスタのいずれか1つ以上を包含することを特徴とする、前記請求項のいずれか1つに記載の方法。

【請求項17】 前記工程d)が、前記ピクセル層(22;200)および前記回路層(40)を貼り合わせてサブアセンブリを形成する工程ならびに前記変調層(10)および該サブアセンブリを貼り合わせて前記電気光学デバイス(50)を形成する工程を包含することを特徴とする、請求項1~9のいずれか1つに記載の方法。

## 【発明の詳細な説明】

## 【 0 0 0 1 】

## (関連出願)

本出願は、1998年12月15日に出願された米国仮出願シリアル番号60／112,330に基づく優先権を主張し、その全体の開示を本明細書中で参考として援用する。本出願は、1999年6月22日に出願された米国出願シリアル番号09／338,412および1999年4月9日に出願された米国出願シリアル番号09／289,036の一部継続出願であり、その全体の開示を本明細書中で参考として援用する。

## 【 0 0 0 2 】

## (発明の技術分野)

本発明は、一般に電子ディスプレイを製造する方法に関し、そしてより詳細には、電子ディスプレイを組み立てる方法に関する。

## 【 0 0 0 3 】

## (発明の背景)

電子ディスプレイは液晶および電気泳動粒子などの光学構成要素、ならびに電子構成要素を含む。光学構成要素および電子構成要素は異なる実行基準を有する。例えば、光学構成要素は反射率、コントラスト比および応答時間を最適化することが望ましいが、電子構成要素は導電率、電圧-電流関係およびキャパシタンスを最適化すること、またはメモリ、ロジックもしくは他の高次の電子デバイス機能を所有することが望ましい。これにより、光学構成要素を製造するための処理は、電子構成要素を製造するのに適し得ず、この逆もまた同じである。例えば、電子構成要素を製造するための処理は、高い温度下における処理工程を含み得る。処理温度は約300℃～約600℃の範囲であり得る。しかし、多数の光学構成要素をこのような高温度にさらすことは、エレメント（すなわち、電気泳動粒子または液晶）を化学的に劣化させるかまたは機械的に損傷させるので、光学構成要素に有害であり得る。

## 【 0 0 0 4 】

## (発明の要旨)

この問題を回避する1方法は、ディスプレイ製造の順序を変えることであり、高温度処理を要する電子構成要素が最初に処理され、低温度処理を要する光学構成要素が次に処理される。この問題を回避する別の方法は、光学構成要素および電子構成要素を別々に処理し、後でこの2つの構成要素を積み重ねることである。

#### 【0005】

本発明は電気光学デバイスを製造する方法に関する。1つの点において、電気光学デバイスは以下の工程にしたがって製造される。まず、変調層、ピクセル層および回路層が提供される。変調層は第1の基板および第1の基板に隣接して提供される電気光学材料を含む。変調層は、電界の印加の際に視覚状態を変化することができる。ピクセル層は第2の基板を含む。複数のピクセル電極が第2の基板の前面に提供され、複数のコンタクトパッドが第2の基板の背面に提供される。ピクセル電極はそれぞれ、第2の基板を介して延びるバイアを介して、コンタクトパッドに接続される。回路層は第3の基板および少なくとも1つの回路エレメントを含む。変調層、ピクセル層および回路層は積み重ねられて、電気光学デバイスを形成する。

#### 【0006】

1実施形態において、ピクセル層および変調層はまず、積み重ねてサブアセンブリを形成し、そしてその後、回路層およびそのサブアセンブリが積み重ねて電気光学デバイスを形成する。例えば、ピクセル層および変調層はカプセル化を介して積み重ねられる。あるいは、ピクセル層の端および変調層の端は、共にシールして積み重ねられる。回路層およびサブアセンブリは、この2つの層を結束することによりされ得る。回路層およびサブアセンブリは、異方性導電体材料を積み重ねられる。例えば、回路層およびサブアセンブリは、異方性導電体材料を含む接着層を、この2つの層の間に挿入することにより結束され得る。

#### 【0007】

別の実施形態において、ピクセル層および回路層はまず、積み重ねてサブアセンブリを形成し、その後、変調層およびそのサブアセンブリが積み重ねて電気光学デバイスを形成する。

#### 【0008】

1実施形態において、電気光学材料は複数のカプセルを含み、各カプセルは液

体内で分散される複数の粒子を含む。例えば、複数の粒子は電気泳動粒子であり得る。別の実施形態において、電気光学材料は液晶を含む。また別の実施形態において、電気光学材料は複数のカプセルを含み、各カプセルは液体内で分散される重クロム球体を含む。

## 【 0 0 0 9 】

1 実施形態において、変調層は可撓性基板を含む。例えば、変調層は有機性基板であり得る。

## 【 0 0 1 0 】

1 実施形態において、ピクセル層は絶縁性の基板を含む。ピクセル層は、基板の前面に導電体材料を印刷または蒸着することにより形成され得、ピクセル電極を形成する。

## 【 0 0 1 1 】

1 実施形態において、回路層は 1 以上の以下のエレメントを含む。データ線ドライバ、選択線ドライバ、電源供給、センサ、ロジックエレメント、メモリデバイスおよび通信デバイス。例えば、回路層はトランジスタなどの非線形デバイスを含み得る。トランジスタは、有機塩基の電界効果トランジスタを、回路層の前面に印刷することにより作成され得る。

## 【 0 0 1 2 】

1 実施形態において、変調層、ピクセル層および回路層は集積される前にテストされる。

## 【 0 0 1 3 】

別の点において、本発明は、本明細書中に説明される方法を用いて製造される電気光学デバイスを特色とする。電気光学デバイスは電子ディスプレイであり得る。

## 【 0 0 1 4 】

本発明の前記およびその他の目的、構成および利点ならびに発明自体が、添付の図面と共に考察して詳細の実施形態の説明を参考して、より完全に理解される。

## 【 0 0 1 5 】

## (好適な実施形態の詳細な説明)

本発明は、電子ディスプレイを組み立てまたはパッキングする方法に関する。図1を参照すると、変調層10の光学性質を最適化する後述の方法を用いて準備される変調層10が提供される。変調層10は、基板12および基板12の間に提供されるディスプレイ媒体14を含む。基板12は、ディスプレイ媒体14の提供される基板12の第1の面13上に堆積された前面共通電極16を含む。ディスプレイ媒体14は、バインダ20内で分散されたマイクロカプセル18を含む。各マイクロカプセル18は電気光学材料を含む。電気光学材料は、電子信号に応じて光学特性を表示する材料を意味する。電気光学材料の例として、溶媒内で分散される電気泳動粒子または液晶体があり得る。電気光学材料はまた、溶媒内で分散される重クロム球体であり得る。マイクロカプセル18内の電気光学材料の詳細が、図8a～図8dを参照してさらに記載される。マイクロカプセル18内の電気光学材料の重要な特性は、その材料が電界の印加の際に1視覚状態を表示し得、異なる電界の印加の際には異なる視覚状態を表示し得ることである。

## 【0016】

図2を参照すると、ピクセル層22の電気的特性を最適化する後述の方法を用いて準備されるピクセル層22が提供される。ピクセル層22は、基板23、基板23の第2板23の第1の面21上に提供されたピクセル電極24、および基板23の第2の面25上に提供されたコンタクトパッド26を含む。各ピクセル電極24は、バイア28を介してコンタクトパッド26に電気的に接続される。ピクセル電極24とコンタクトパッド26との間の電気的接觸の確率を最大化するために、図2に示されるように、1つより多いバイア28がそれぞれのピクセル電極24とそれぞれ対応するコンタクトパッド26との間に提供され得る。ピクセル層22は、図9aおよび図9bを参照して詳細に記載される。

## 【0017】

別々に準備された図1の変調層10および図2のピクセル層22はここで、図3に示されるように合わされ、サブアセンブリ30を形成する。ピクセル電極24は、変調層10の第2の面11と接觸状態にされて、共通電極12はディスプレイ媒体14の第1の面13の間に提供され、ピクセル電極24はディスプレイ

媒体 1 4 の第 2 の面 1 1 の間に提供される。ピクセル層 2 2 は、ピクセル層 2 2 と変調層 1 0 との間に接着材料を提供することにより、変調層 1 0 と結合され得る。接着材料は、ピクセル層 2 2 および変調層 1 0 のものと適合するような電気的、機械的および化学的特性を有する。ピクセル層 2 2 と変調層 1 0 との間の密接した接続を確実にするために、サブアセンブリ 3 0 が真空貼り合わせ装置および熱プレスなどの当業者に周知の標準プレス機器を用いて共にプレスされ得る。

## 【 0 0 1 8 】

サブアセンブリ 3 0 の端が、図 3 に示されるようにシール 3 2 を用いてシールされ得る。端シール 3 2 用の材料は、1 部または 2 部のエポキシなどの多数の市販の材料から選択され得る。別の実施形態において、サブアセンブリ 3 0 は保護材の材料内にカプセル化される。カプセルの材料は、気相成長パリレンなどの多数の材料内にカプセル化される。カプセルの材料は、気相成長パリレンなどの多数の市販の透過な材料から選択され得る。この実施形態において、コンタクトパッド 2 6 は、回路層に電気接続を提供するために、露出されたままの状態である。あるいは、保護材料を用いるカプセル化は、電子ディスプレイの最終アセンブリが提供された後に起こり得る。カプセル化のために使用される保護材料は、電気光材料および電子エレメントを環境から保護する。

## 【 0 0 1 9 】

図 4 a および図 4 b を参照すると、サブアセンブリ 3 0 は回路層 4 0 に合わせられる。回路層 4 0 は、基板 4 1 、基板 4 1 の第 1 の面 4 5 上に提供されたピクセル電極コンタクト 4 2 、ならびに基板 4 1 上に提供されたピクセル回路およびロジック 4 4 を含む。回路層 4 0 の詳細は、図 1 0 および図 1 1 を参照して記載される。1 実施形態において、サブアセンブリ 3 0 は、熱圧縮、サーモソニックボンディングまたは機械的ボンディングなどの当業者に公知のボンディング技術を用いて、回路層 4 0 と結合される。

## 【 0 0 2 0 】

図 4 a の実施形態において、接着層 4 6 は、サブアセンブリ 3 0 のピクセル層 2 2 の第 2 の面 2 5 と回路層 4 0 の第 1 の面 4 5 との間に提供される。接着および平坦化を向上するために、接着層 4 6 は、接着パッド 2 6 の周辺のピクセル層 2 2 の第 2 の面 2 5 およびピクセル電極コンタクト 4 2 の周辺の回路層 4 0 の第 2

1の面4 5上に提供され得る。例えば、接着層4 6は、両面が接着材料でコートされた膜で作られ得る。このような接着層の例として、3M社(S t. P a u l 、 M N)から入手可能な二重コートされた膜テープ番号9443、443、および444を含む。1実施形態において、接着層4 6は、ピクセル層2 2の第2の面2 5かつ／または回路層4 0の第1の面4 5上に印刷される。

## 【 0 0 2 1 】

図4 bの実施形態において、異方性の導電性膜4 7は、ピクセル層2 2の第2の面2 5と回路層4 0の第1の面4 5との間に提供される。異方性の導電性膜4 7は、z軸のみなどの1軸を介して導電性である。異方性の導電性膜4 7は、3M社(S t. P a u l 、 M N)から入手可能なZ軸接着膜番号5303および7303などがあり、接着マトリックス内で分散される銀粒子からなり得る。異方性の導電性膜4 7は、コンタクトパッド2 6とピクセル電極接触4 2との間に電気的フィードスルーを提供され得る。

## 【 0 0 2 2 】

ピクセル層2 2と回路層4 0との間に接着層4 6、4 7を提供した後、サブアセンブリ3 0および回路層4 0に圧力が印加されて、これらを共に結合する。真空貼り合わせ装置および熱プレスなどの当業者に公知の標準機器がサブアセンブリ3 0および回路層4 0を組み立てるために使用され得、図5に示されるようアセンブリ5 0を形成する。1実施形態において、ピクセル層2 2および回路層4 0は、バイア2 8に加えてエッジコネクタを介して接続される。

## 【 0 0 2 3 】

図6 aおよび図6 bを参照すると、アセンブリ5 0の回路層4 0が、第2の回路層7 0にさらに接続され得る。第2の回路層7 0は、電子ディスプレイを駆動するためのさらなる電子デバイスを含み得る。第2の回路層7 0は、可撓性印刷回路基板7 2および電子ディスプレイの制御機能を実現する高性能集積回路7 4を含み得る。第1の回路層4 0および第2の回路層7 0がリボンケーブル7 8を通じて接続され得る。第2の回路層7 0は、ディスプレイ媒体1 4をアドレスする際に使用され得る。あるいは、第2の回路層7 0は、第2の回路層7 0の隣に提供される第2のディスプレイ媒体をアドレスする際に使用され得る。この実施

形態において、電子ディスプレイは2つの表示面を含む。

【 0 0 2 4 】

変調層10、ピクセル層22および回路層40を組み立てる順序は、図1～図3、図4a～図4bおよび図5を参照して説明される順序に制限されない。図7aおよび図7bを参照すると、ピクセル層22がまず回路層40に貼り合わされ、サブアセンブリ35を形成し、続いて変調層10がそのサブアセンブリ35に貼り合わされ得る。変調層10、ピクセル層22および回路層40を組み立てるこの順序は、ピクセル層22を回路層40に貼り合わせるのに必要な結合圧力および温度が変調層10の処理方法と異なる場合に望ましい。

【 0 0 2 5 】

変調層10、ピクセル層22および回路層40の位置合わせは、機械的かつ／またはフォトグラフィックな位置合わせマーカーによって容易に行われ得る。例えれば、位置合わせマーカーは、ピクセル層22の第2の面25および回路層40の第1の面45上の正確な位置に、好適にはピクセル層22および回路層40の反対の角に、印刷され得、ピクセル層22および回路層44の層の相対位置は、すべてのマーカーの位置が合うまで調節され得る。プラスチックまたは変形可能な基板に対して、位置合わせフィーチャは、一方の基板上にエンボス加工され、そして他方の基板を介してパンチされ得、位置合わせ係合ジョイントを提供する。

【 0 0 2 6 】

本発明による電子ディスプレイ組み立て方法は、個別に処理される変調層、ピクセル層および回路層がそれぞれの性能特性を最適化できるようにする。加えて、変調層、ピクセル層および回路層はそれぞれ、組み立て前の処理後にテストされ得る。このような機能は生産コストを削減する。1実施形態において、変調層およびピクセル層のサブアセンブリは、アセンブリの前に、単にサブアセンブリを回路層と接触させることによりテストされ得る。

【 0 0 2 7 】

1実施形態において、電子ディスプレイを形成する際に使用されるディスプレイ媒体は、粒子系のディスプレイ媒体を含む。1つの詳細な実施形態において、粒子系のディスプレイ媒体は電子インクを含む。電子インクは、光電子工学的に

活性材料であり、電気泳動コントラスト媒体相およびコーティング／バインディング相の少なくとも2つの相を含む。電気泳動相は、いくつかの実施形態において、透明または染色媒体内で分散される電気泳動粒子の単一種を含むか、または透明または染色媒体内で分散される異なる物理的および電気的特性を有する電気泳動粒子の1より多い種を含む。いくつかの実施形態において、電気泳動相はカプセル化されるが、これはつまり、この2つの相間にカプセル壁相があるということである。コーティング／バインディング相は、1実施形態において、電気泳動相を取り囲むポリマーマトリックスを含む。この実施形態において、重合体バインダ内のポリマーは従来のインクに見られるように乾燥、橋架、またはそうでなければ硬化され得、そしてこれにより印刷処理が、電子インクを基板上に堆積するために使用され得る。

## 【 0 0 2 8 】

電子インクの光学性質は、他の電子ディスプレイの材料とは相當に異なる。最も顕著な相違点は、電子インクは高い反射率およびコントラスト率の両方を提供することであり、これは電子インクが（通常の印刷インクがそうであるように）顔料をベースとするからである。電子インクから散乱される光は、視覚面の上部に隣接する顔料の薄層から発せられる。この点において、これは通常の印刷された画像と類似する。さらにまた、電子インクは、印刷されたページと同様にして視野角の広い範囲から簡単に視覚され、このようなインクは、他のどのような電子ディスプレイの材料よりもよりよく均等拡散コントラストカーブを近似する。電子インクは、印刷され得るので、従来のインクなどの他の印刷材料と同じの面上に含まれ得る。電子インクは、すべてのディスプレイ構造において光学的に安定するように作られ得るが、これはつまり、インクが持続的な光学状態に設定され得るということである。電子インクを印刷することによるディスプレイ製造は、この安定性のために、低パワーアプリケーションにおいて特に役立つ。

## 【 0 0 2 9 】

電子インクディスプレイは、DC電圧によりアドレスされ、ごく少量の電流を流れすことができるという点で新しい。したがって、電圧を電子インクディスプレイに送るために使用される導電線および電極は、比較的高い抵抗率であり得る。

抵抗性導電体を使用できること、電子インクディスプレイにおいて導電体として使用され得る材料の数および種類を、実質的に広げる。特に、液晶デバイスの標準材料である、高コストな真空スパッタされたインジウムすず酸化物（ITO）導電体を使用する必要がない。コストの節約の他に、ITOを他の材料に置換することは、加工能力（印刷された導電体）、可換性および耐久性において利点を提供し得る。さらに、印刷された電極は、流体層（液晶のような）とではなく、固体のバインダとのみ接触する。これは、そうでなければ液晶との接触により溶解または分解されるようないくつかの導電性材料が、電子インクアプリケーションにおいて使用され得るということを意味する。これらは、どちらの基板用にでも導電性透明インクを含むのと同様に、背面電極用に不透明なメタリックインク（例えば、銀および黒鉛インク）を含む。これらの導電性コーティングは、導電性または半導電性のコロイドを含み、例としては、インジウムすず酸化物およびアンチモンがドープされたすず酸化物がある。有機導電体（重合体導電体および分子有機導電体）もまた、使用され得る。ポリマーは、ポリアニリンおよび誘導体（ポリチオフェンおよび誘導体、ポリ3、4-エチレンジオキシチオフェン（PEDOT）および誘導体、ポリビロールおよび誘電体、ならびにポリフェニレンビニレン（PPV）および誘導体を含むが、これらに制限されない。有機分子導電体は、ナフタレン、フタロシアニンおよびベンタセンの誘導体を含むが、これらに制限されない。ポリマー層は、導電率があまり厳密に必要とされないため、従来のディスプレイのものよりも薄くかつより透過なように作られ得る。

## 【 0 0 3 0 】

図8aは電気泳動ディスプレイ130を示す。バインダ132は、複数の粒子136および染色懸濁流体138を充填された少なくとも1つのカプセル134を含む。1実施形態において、粒子136はチタニア粒子である。適切な極性の直流電界がカプセル134に印加される場合には、粒子136がディスプレイの視覚面へと移動して、光を散乱する。印加された電界が逆転される場合には、粒子136はディスプレイの背面に移動し、そしてディスプレイの視覚面は、暗く見える。

## 【 0 0 3 1 】

図8bは別の電気泳動ディスプレイ140を示す。このディスプレイは、第1のセットの粒子142および第2のセットの粒子144をカプセル141内に含む。第1のセットの粒子142および第2のセットの粒子144は、対照をなす。光学特性を有する。例えば、第1のセットの粒子142および第2のセットの粒子144は、異なる電気泳動移動度を有し得る。加えて、第1のセットの粒子142および第2のセットの粒子144は、対照をなす色を有し得る。例えば、第1のセットの粒子142は白で、第2のセットの粒子144は黒であり得る。カプセル141は実質的に透明な流体をさらに含む。カプセル141は、カプセル141を隣接して堆積された電極146および146'を有する。電極146、146'は、電圧源48に接続されており、カプセル441に交流(AC)電界または直流(DC)電界を提供し得る。電極146、146'に電界を印加する際に、第1のセットの粒子142は電極146'に向かって移動するが、第2のセットの粒子144は電極146に向かって移動する。

## 【0032】

図8cは懸濁粒子ディスプレイ150を示す。懸濁粒子ディスプレイ150は、透過な流体154中に針状の粒子152を含む。粒子152は、電極156、156'にAC電界を印加する際に、方向を変える。AC電界が印加されると、粒子152は表示面に対して垂直に方向付けされて、ディスプレイは透明に見える。AC電界が取り除かれると、粒子152は不規則に方向付けられて、ディスプレイ150は不透明に見える。

## 【0033】

図8a～図8cに提供された電気泳動ディスプレイは単なる実施例であり、他の電気泳動ディスプレイが本発明にしたがって使用され得る。電気泳動ディスプレイの他の例は、共有に係わる同時係属中の米国特許出願シリアル番号08/935,800および09/140,792で説明されており、本明細書中に参考として援用する。

## 【0034】

カプセル化された電気泳動ディスプレイの好結果の構成は、カプセルを基板に結合させるためのバインダ、電気泳動粒子、流体(例えば、電気泳動粒子を取り

囲み、移動用の媒体を提供するためのもの) およびカプセル膜(例えば、電気泳動粒子および流体を閉じ込めるためのもの)の適切な相互作用を必要とする。これららの構成要素はすべて化学的に適合しなくてはならない。カプセル膜は、電気泳動粒子との有用な表面上の相互作用に従事し得るかまたは、流体とバインダとの間の不活性な物理的境界として機能し得る。ポリマー・バインダは、カプセル膜と電極の表面との間の接着剤として硬化し得る。

## 【 0 0 3 5 】

多様な材料が、電気泳動ディスプレイを作成するために使用され得る。これらの材料の選択は、製造されるディスプレイの機能性構成成分に基づく。そのような機能性構成成分は、粒子、染料、懸濁流体、安定／荷電付加物およびバインダを含むが、これらに制限されない。1実施形態において、懸濁粒子ディスプレイを製造するために使用され得る粒子の種類は、散乱顔料、吸収顔料および発光粒子を含む。そのような粒子はまた、透過性であり得る。その粒子の例は、チタニアを含み、例えば、酸化アルミニウムまたは酸化シリコンなどの金属酸化物を用いて、1または2層にコーティングされ得る。そのような粒子はコーナーキューブとして構成され得る。発光粒子は、例えば、硫化亜鉛粒子を含み得る。硫化亜鉛粒子もまた、絶縁性のコーティングでカプセル化され得、導電を低減する。光遮断または光吸収粒子は、例えば染料または顔料を含み得る。電気泳動ディスプレイに使用される染料の種類は、当該分野において公知である。有用な染料は通常、懸濁流体において可溶であり、さらには重合鎖の部分であり得る。染料は光化学および化学拡散処理により重合化され得る。単一染料または染料の混合もまた、使用され得る。

## 【 0 0 3 6 】

懸濁(すなわち、電気泳動)流体は、高抵抗率の流体であり得る。懸濁流体は单一流体または2以上の流体の混合物であり得る。懸濁流体は、单一流体でも流体混合物であっても、カプセル内にある粒子の密度と、実質的に一致した密度を有し得る。懸濁流体は、例えば、テトラクロロエチレンなどのハロゲン化炭化水素であり得る。ハロゲン化炭化水素はまた、低分子量ポリマーでもあり得る。そのような低分子量ポリマーの1つに、ポリ(クロロトリフルオロエチレン)があ

る。このポリマーに対する重合度は、約2～約10であり得る。

【 0 0 3 7 】

さらに、カプセルはバインダ内で形成され得るかまたは、後に分散され得る。バインダとして使用する材料は、水溶性ポリマー、水分散性ポリマー、油溶性ポリマー、熱硬化性ポリマー、熱可塑性ポリマーおよびUVまたは放射線硬化性ポリマーを含む。

【 0 0 3 8 】

ここで説明される例はカプセル化された電気泳動ディスプレイを用いて列挙されるが、カプセル化された懸滴粒子および回転型ポールディスプレイを含む、他の粒子に基づく表示媒体もまた良好に動作する。液晶および磁性粒子などの他の表示媒体もまた有用であり得る。

【 0 0 3 9 】

いくつかの場合において、別個のカプセル化処理工程は必要とされない。電気泳動流体は、バインダ（またはバインダ材料の前駆体）内へ直接分散または乳化されて、「ポリマーフィルム型電気泳動ディスプレイ」と呼ばれるものを形成し得る。そのようなディスプレイにおいて、個々の電気泳動相は、カプセル膜が存在しなくとも、カプセルまたはマイクロカプセルと称され得る。そのようなポリマーフィルム型電気泳動ディスプレイは、カプセル化された電気泳動ディスプレイのサブセットとして考えられる。

【 0 0 4 0 】

カプセル化された電気泳動ディスプレイにおいて、バインダ材料はカプセルを取り囲み、2つの結束する電極を分離する。このバインダ材料は、カプセルおよび結束する電極と適合しなければならなく、簡易な印刷またはコーティングを可能にする特性を有さなければならない。バインダ材料はまた、水、酸素、紫外光、電気泳動流体または他の材料を遮断する性質を有し得る。さらにバインダ材料は、コーティングまたは耐久性において役立つ界面活性剤および架橋剤を含み得る。ポリマーフィルム型電気泳動ディスプレイは、乳化または相分離タイプであり得る。

【 0 0 4 1 】

別の詳細な実施形態において、表示媒体は、図8dに示されるような複数の重クロム球体を含み得る。重クロム球体160は通常、第1の色の正に帯電された半球162および第2の色の負に帯電された半球164を液状媒体166内に含む。電極168、168'のペアを介して球体160中に電界を印加する際に、球体160は、回転して2つの半球162、164のうち1つの色を表示する。

## 【 0 0 4 2 】

1 実施形態において、電子ディスプレイは、全ディスプレイまたはディスプレイの一部を印刷することにより作成される。「印刷する」という用語は、インクジェット印刷、バッヂ染料コーティング、スロットまたは押し出しコーティング、スライドまたはカスケードコーティングおよびカーテンコーティングなどのフレーメータコーティング、；ナイフオーバロールコーティングなどのロールコーティング、フォワードおよびリバースロールコーティング；グラビアコーティング；ディップコーティング；スプレーコーティング；メニスカスコーティング；スピンコーティング；ブラシコーティング；エアナイフコーティング；スクリーン印刷処理；静電気印刷処理；熱印刷処理および他の同様の技術を含む、印刷およびコーティングのすべての形式を含むことが意図される。

## 【 0 0 4 3 】

図9aおよび図9bを参照すると、ピクセル層200がより詳細に説明される。ピクセル層200は、第1の面204および第2の面206を有する基板202を含む。基板202は、例えば、ポリエチレンテレフタラート(PET、ポリエステル)、ポリエーテルスルホン(PES)、ポリイミド膜(例えば、Dupont [Wilmington, DE] から入手可能であるカブトン、Ube Corporation [日本] から入手可能であるUpilex)、またはポリカーボネートなどの絶縁性重合材料で作られ得る。絶縁体基板202の利点は、基板202が表示媒体ならびにピクセル電極208を環境から保護するという点である。ピクセル電極208の列が、基板202の第1の面204上に提供される。ピクセル電極208は、高い開口比または充填率を取得するよう配設される。導電材料は、基板202の第1の面204上に蒸着または印刷されて、ピクセル電極208を形成し得る。ピクセル電極208は、電気バイア210を介し

て基板202の第2の面206に接続される。電気バイア210は数個の技術のうち1つを用いて形成され得る。例えば、孔をレーザードリルするか、エッティングまたはプリシキングすることによりピクセル層200に孔が作られ得る。孔はその後、重合化合物にある炭素、黒鉛または銀の粒子などの低抵抗性のスラリーを印刷することにより埋められる。コンタクトパッド212の列が、ピクセル層200の第2の面206上に提供される。コンタクトパッド212は、当業者に公知である多数の利用可能な方法の1つを用いて作られ得る。例えば、導電性材料は、基板202の第2の面206上に蒸着または印刷されて、コンタクトパッド212を形成し得る。

#### 【 0 0 4 4 】

ピクセル層は、種々の電気、熱および光学層を含むように更に処理されて、ディスプレイの性能を改善し得る。例えば、熱電気(TE)ヒーターまたはクーラーは、利用可能なスペースがあれば、基板202のどちらの面上にも提供され得る。電気光学材料がその熱動作方式にとどまるかを確認し得る。熱電気ヒーターは、基板202の面上に抵抗性の材料のトレースを提供することにより集積され得る。これらのトレースを介して電流を通すことにより、ディスプレイの温度は調整され得る。逆に、ベルチエクーラーなどの熱電気クーラーは、ディスプレイから適切なヒートシンクまで熱エネルギーを移動するために使用され得る。

#### 【 0 0 4 5 】

ピクセル層はまた、接地された薄い金属フォイルかつ／または反射性または不透明の光シールドを含み得る。接地された薄い金属フォイルまたは光シールドは、ディスプレイの光学性能を高め、光電性のマイクロ電子デバイスを光から光学的にシールドするために使用され得る。例えば、ピクセル層または回路層は半導体材料を組み込み得、その多くが光電性であることは公知である。薄いフォイルまたは光シールドは、ピクセル層または回路層の1つ以上の面上に組み込まれ得、光電性材料はすべての入射光から光学的にシールドされる。

#### 【 0 0 4 6 】

回路層は、列電極ならびに行電極、非線形デバイス、およびロジックまたはドライバ回路などの電極を、ディスプレイをアドレッシングするために含み得る。

例えば、回路層は、図 1 0 および図 1 1 に示されるトランジスタを含み得る。

【 0 0 4 7 】

図 1 0 を参照すると、有機ベースの電界効果トランジスタ 2 1 0 は、基板 2 1 2 、基板 2 1 2 上に提供されたゲート電極 2 1 4 、ゲート電極 2 1 4 上に提供された誘電体層 2 1 6 、誘電体層 2 1 6 上に提供された有機半導体 2 1 8 、および有機半導体 2 1 8 上に提供されたソース電極 2 2 0 ならびにドレイン電極 2 2 2 を含む。トランジスタ 2 1 0 は、ピクセル電極 2 0 0 、列電極 2 0 4 および行電極 2 0 6 に電気的に接続される。ピクセル電極 2 0 0 は、トランジスタ 2 1 0 のドレイン電極に接続される。列電極 2 0 4 はトランジスタ 2 1 0 のソース電極に接続される。

【 0 0 4 8 】

基板 2 1 2 は可撓性であり得る。例えば、基板 2 1 2 は、ポリエチレンテレフタラート (P E T 、ポリエステル) 、ポリエーテルスルホン (P E S ) 、ポリイミド膜 (カブトン、 U p i l e x ) またはポリカーボネートなどのポリマーで作られ得る。あるいは、基板 2 1 2 はアンドープシリコン、ガラスまたは他のプラスチックなどの絶縁体で作られ得る。基板 2 1 2 はまた、電極として機能するようバターン化され得る。あるいは、基板 2 1 2 は、非導電性材料によりゲート電極 2 1 4 から絶縁される金属フォイルであり得る。ゲート電極 2 1 4 、ソース電極 2 2 0 およびドレイン電極 2 2 2 は、例えば、金などの金属を含み得る。あるいは、電極 2 1 4 、 2 2 0 、 2 2 2 は、ポリチオフェンまたはポリアニリンなどの導電性ポリマー、銀またはニッケルなどの金属粒子を含むポリマー膜などの印刷された導電体、黒鉛または他の導電カーボン材料を含むポリマー膜を含む印刷された導電体、すず酸化物またはインジウムすず酸化物などの導電性酸化物、もしくはアルミニウムまたは金などの金属電極を含み得る。

【 0 0 4 9 】

誘電体層 2 1 6 は、例えば、二酸化シリコン層を含み得る。あるいは、誘電体層 2 1 6 は、ポリイミドおよびその誘導体、またはポリビニルフェノール、ポリメチルメタクリレート、ポリビニリデンジフルオロイドなどの絶縁ポリマー、金属酸化物などの無機酸化物、窒化シリコンなどの無機窒化物、ゾルーゲル有機シリ

コングラスの、有機置換された酸化シリコンなどの無機／有機合成物を含み得る。誘電体層216はまた、Dow Chemical (Midland, MI) により市販されるベンゾシクロブテン (BCB) 誘導体、スピンドルガラス、またはバインダもしくは溶媒内の誘電性コロイド材料の分散を含み得る。

#### 【0050】

半導体層218は、有機性ポリマーであり得る。1実施形態において、有機性半導体は、ポリマーまたはオリゴマーの半導体を含む。適切な重合体半導体の例は、ポリチオフェン、ポリ(3-アルキル)、アルキル置換されたオリゴチオフェン、ポリチエニレンビニレン、ポリ(パラーフェニレンビニレン)およびこれらのポリマーのドープされたバージョンを含むが、これらに限定されない。適切な低重合体半導体の例は、アルファヘキサチエニレンである。Horowitzによる「Organic Field-Effect Transistors」、Adv. Mater.、10、No. 5、p. 365 (1998年)は、トランジスタ内の非置換およびアルキル置換されたオリゴチオフェンの使用を記載する。半導体層として位置規則性のポリ(3-ヘキシルチオフェン)を用いて作られる電界効果トランジスタは、Baoらによる「Soluble and Processable Regioregular Poly(3-hexyl thiophene) for Thin Film Field-Effect Transistor Applications with High Mobility」、Appl. Phys. Lett. 69 (26)、p. 4108 (1996年12月)に記載される。α-ヘキサチエニレンを用いて作られる電界効果トランジスタは、米国特許第5,659,181号で説明される。

#### 【0051】

別の実施形態において、有機性半導体218は、炭素に基づく化合物を含む。適切な炭素に基づく化合物の例は、ベンタセン、フタロシアニン、ベンゾジチオフェン、フラー-レン、バックミンスター-フラー-レン、テトラシアノナフトキノンおよびテトラキシメチルアニモエチレンであるが、これらに制限されない。基板、誘導体層、電極、または半導体層を形成するための上記に挙げられた材料は単なる例である。上記と同様の特性を有する、当業者に公知である他の適した材料

が、本発明にしたがって使用され得る。

【 0 0 5 2 】

図 10 および図 11 に提供される電界効果トランジスタ構造は、単なる例である。当業者に公知の他のトランジスタ設計が、本発明にしたがって使用され得る。例えば、ソースおよびドレイン電極が、半導体およびゲート電極により覆われる誘電体層により覆われる基板に隣接して置かれる、上部ゲート構成もまた本発明にしたがって使用され得る。

【 0 0 5 3 】

本発明にしたがって、図 10 および図 11 のトランジスタのような電極、非線形デバイスならびにロジックおよび駆動回路が、堆積、蒸着、リソグラフィー、印刷およびコーティングを含む当業者に公知の適切な製造処理を用いて製造され得るが、これらに制限されない。例えば、有機系であるトランジスタ全体は、まるごと印刷され得る。これは、同時係属中の共有に係わる米国特許出願シリアル番号 09/289, 036 に記載されており、本明細書中で参考として援用する。別の例において、トランジスタは第 1 の基板上で製造され、その後除去され回路層の基板上に提供され得る。これは、同時係属中の共有に係わる米国特許出願シリアル番号 09/338, 412 に記載されており、本明細書中で参考として援用する。

【 0 0 5 4 】

本発明は、特定の好適な実施形態を参照して詳細に示され説明されたが、形態および詳細において多様な変更が、添付された特許請求の範囲に規定されるような発明の精神および範囲から逸脱することなくなされ得ることが、当業者により理解される。

【 図面の簡単な説明 】

【 図 1 】

図 1 は、本発明の 1 実施形態による、電子ディスプレイの変調層の断面図である。

【 図 2 】

図 2 は、本発明の 1 実施形態による、電子ディスプレイのピクセル層の断面図

である。

【図3】

図3は、本発明の1実施形態による、図1の変調層および図2のピクセル層のサブアセンブリの断面図である。

【図4a】

図4aは、本発明の1実施形態による、図3のサブアセンブリおよび回路層の集積図である。

【図4b】

図4bは、本発明の別の実施形態による、図3のサブアセンブリおよび回路層の集積図である。

【図5】

図5は、本発明の1実施形態による、電子インクアセンブリの断面図である。

【図6a】

図6aは、本発明の1実施形態による、図5の電子インクアセンブリおよび第2の回路層の集積図である。

【図6b】

図6bは、図6aに示された方法を用いて集積された電子インクの断面図である。

【図7a】

図7aは、本発明の1実施形態による、サブアセンブリを形成するための、ピクセル層および回路層の集積図である。

【図7b】

図7bは、本発明の1実施形態による、変調層への、ピクセル層および回路層のサブアセンブリの集積図である。

【図8a】

図8aは、本発明の1実施形態による、電子ディスプレイ媒体の部分的断面図である。

【図8b】

図8bは、本発明の1実施形態による、電子ディスプレイ媒体の部分的断面図

である。

【図8c】

図8cは、本発明の1実施形態による、電子ディスプレイ媒体の部分的断面図である。

【図8d】

図8dは、本発明の1実施形態による、電子ディスプレイ媒体の部分的断面図である。

【図9a】

図9aは、本発明の1実施形態による、ピクセル層の第1の面の図である。

【図9b】

図9bは、本発明の1実施形態による、ピクセル層の第2の面の図である。

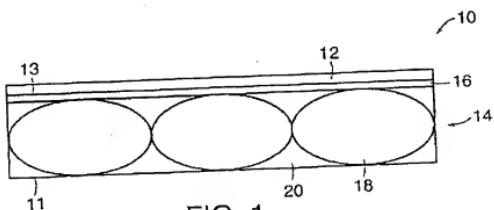
【図10】

図10は、本発明の1実施形態による、電子ディスプレイをアドレスするためのトランジスタの部分的断面図である。

【図11】

図11は、本発明の1実施形態による、電子ディスプレイのトランジスタと電極との間の接続図である。

【図1】



【図 2】

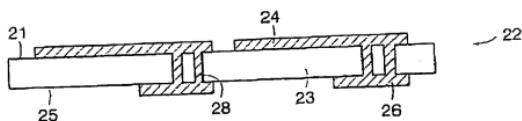


FIG. 2

【図 3】

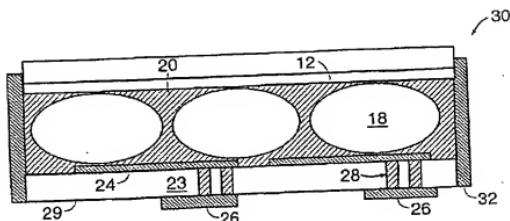


FIG. 3

【図 4 a】

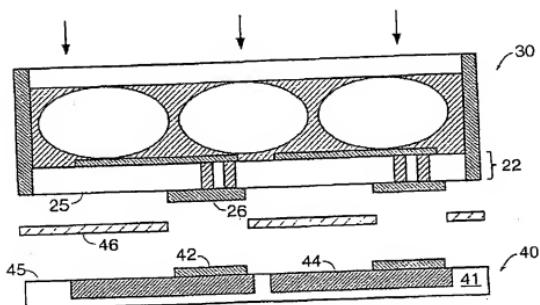


FIG. 4a

【 図 4 b 】

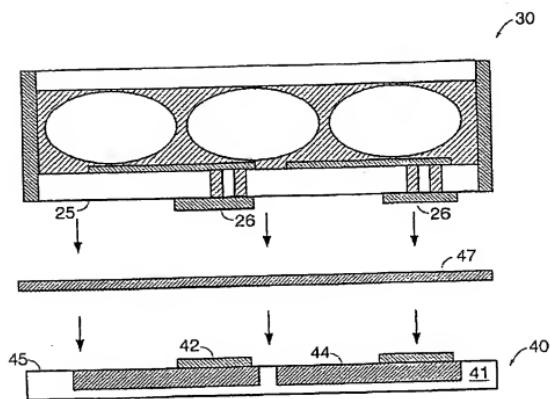


FIG. 4b

【 図 5 】

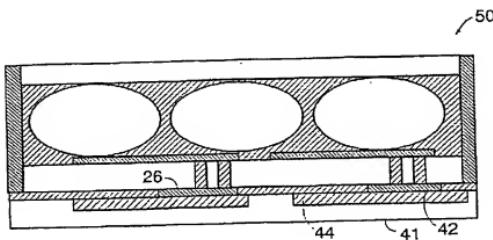


FIG. 5

[ 図 6 a ]

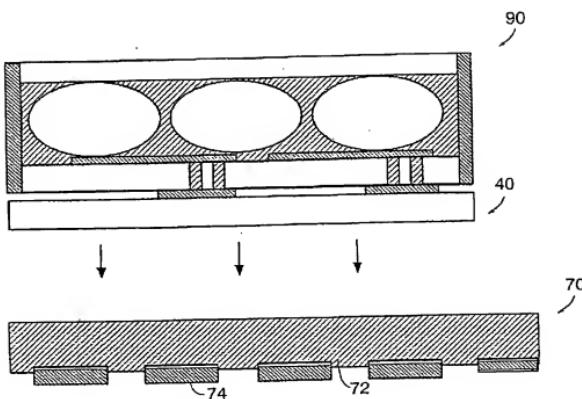


FIG. 6a

[ 図 6 b ]

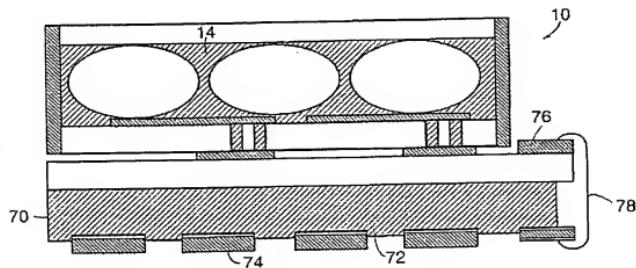


FIG. 6b

【図 7 a】

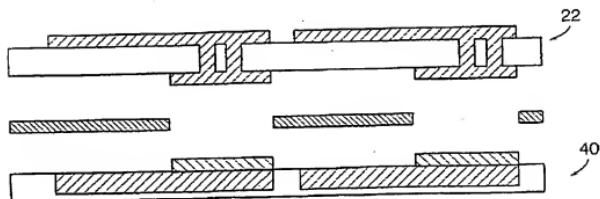


FIG. 7a

【図 7 b】

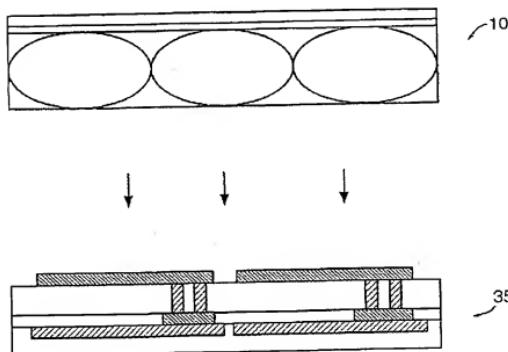


FIG. 7b

【図 8 a】

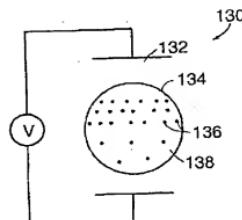


FIG. 8a

【図 8 b】

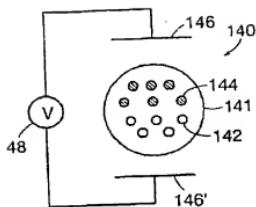


FIG. 8b

【図 8 c】

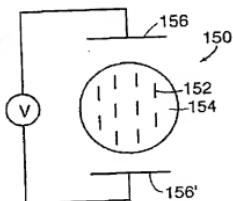


FIG. 8c

【図 8 d】

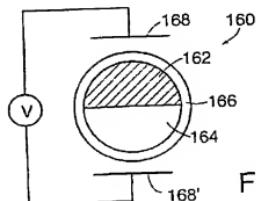


FIG. 8d

【図 9 a】

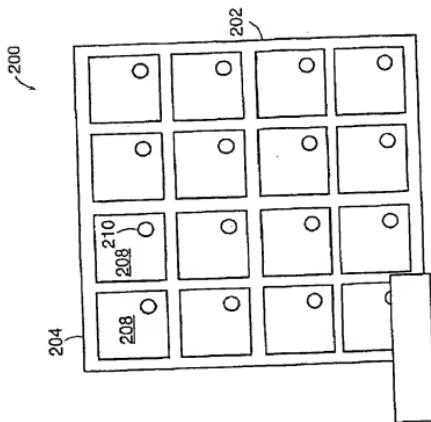


FIG. 9A

【図 9 b】

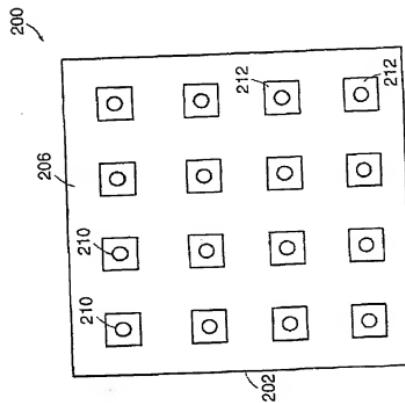


FIG. 9B

【図 10】

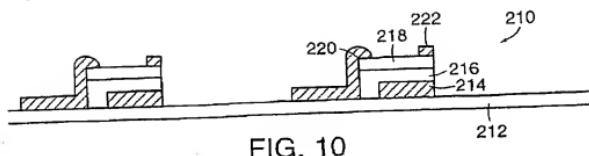


FIG. 10

【図 11】

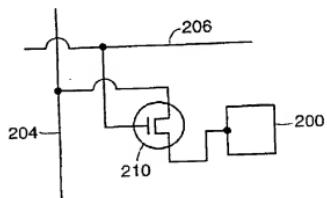


FIG. 11

## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

Int'l. Appl. No.  
PCT/US 99/299225. CLASSIFICATION OF SUBJECT MATTER  
IPC 7 602F1/167 602F1/1334

According to International Patent Classification (IPC) or to both national classification and IPC

## 6. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbol)

IPC 7 602F

Documentation searched other than minimum documentation to the extent that such documents are included in the file(s) searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	NAKAMURA E ET AL: "Development of electrophoretic display using microencapsulated suspension", SID INTERNATIONAL SYMPOSIUM DIGEST OF TECHNICAL PAPERS, US, SANTA ANA, CA: SID, vol. 29, 17 May 1998 (1998-05-17), pages 1014-1017, XP002114366 ISSN: 0098-966X column 5 -column 6; figure 6	1-4, 6-13, 16-26, 28-34
X	DRZAJIC P ET AL: "44.31: A PRINTED AND ROLLABLE BISTABLE ELECTRONIC DISPLAY", SID INTERNATIONAL SYMPOSIUM DIGEST OF TECHNICAL PAPERS, US, SANTA ANA, CA: SID, vol. 29, 17 May 1998 (1998-05-17), XP002127322 ISSN: 0098-966X column 5, paragraph 4; figure 3	1-4, 6-13, 16-26, 28-34

 Further documents are listed in the continuation of box C. Patent family members are listed in annex.

## \* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "B" earlier document but published on or after the International filing date
- "C" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another document
- "D" document referring to an earlier disclosure, use, edition or other means
- "P" document published prior to the International filing date but later than the priority date claimed

"T" later document published after the International filing date or prior to the priority date of the application but which may be used to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents or is combined with the claimed invention as a person skilled in the art would reasonably do

"Z" document member of the same patent family

Date of the actual completion of the international search

Date of mailing of the International search report

5 April 2000

12/04/2000

Name and mailing address of the ISA  
European Patent Office, P.O. 6010 Petersberg 2  
NL-228002220  
Tel: (021-70) 340-3040, Tx: 21 051 0001  
Fax: (021-70) 340-3016

Authorized officer

GILL, R

2

Form PCT/ISA/010 (Second sheet) (As of 1996)

## INTERNATIONAL SEARCH REPORT

Int'l. Appl. No.
PCT/US 99/29922

C. (Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT	
Category	Citation of document, with indication, where appropriate, of the relevant passages  Relevant to claim No.
A	TOYAMA J ET AL: "AN ELECTROPHORETIC MATRIX DISPLAY WITH EXTERNAL LOGIC AND DRIVER DIRECTLY ASSEMBLED TO THE PANEL" SID INTERNATIONAL SYMPOSIUM DIGEST OF TECHNICAL PAPERS, US, SANTA ANA, SID, vol. 25, 14 June 1994 (1994-06-14), pages 588-590, XP000462732 figures 1,3 1,24
A	JACKSON T N ET AL: "ORGANIC THIN-FILM TRANSISTORS FOR ORGANIC LIGHT-EMITTING FLAT-PANEL DISPLAY BACKPLANES" IEEE JOURNAL OF SELECTED TOPICS IN QUANTUM ELECTRONICS, US, IEEE SERVICE CENTER, vol. 4, no. 1, 1 January 1998 (1998-01-01), pages 100-104 XP000766109 28,29 ISSN: 1077-260X abstract —

2

Form PCT/ISA/010 (continuation of record sheet) (Adr 1992)

## フロントページの続き

(31) 優先権主張番号 09/338, 412  
 (32) 優先日 平成11年6月22日(1999. 6. 22)  
 (33) 優先権主張国 米国(US)  
 (81) 指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG), AP(GH, GM, KE, LS, MW, SD, SL, SZ, TZ, UG, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), AE, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CR, CU, CZ, DE, DK, DM, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZW  
 (72) 発明者 カズラス, ピーター ティー,  
 アメリカ合衆国 マサチューセッツ  
 02446, ブルックリン, ワシントン  
 ストリート 447  
 (72) 発明者 ドルザイク, ポール  
 アメリカ合衆国 マサチューセッツ  
 02421, レキシントン, バドック レ  
 ーン 2

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image  
problems checked, please do not report these problems to  
the IFW Image Problem Mailbox.**